

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08015536 A**

(43) Date of publication of application: **19.01.96**

(51) Int. Cl

**G02B 6/10**

**G02B 6/13**

**G02B 6/122**

(21) Application number: **06171788**

(71) Applicant: **RICOH CO LTD**

(22) Date of filing: **30.06.94**

(72) Inventor: **AOKI MASAKANE**

**(54) FORMATION OF THIN-FILM WAVEGUIDE ELEMENT**

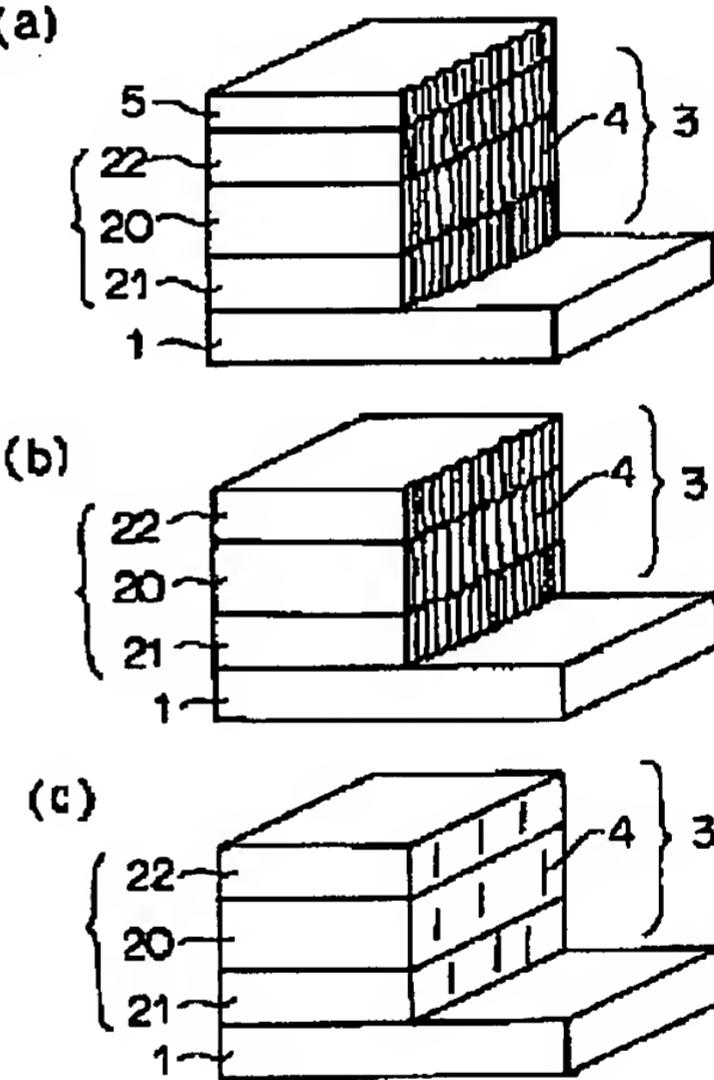
chemical etching soln., by which the ruggedness of the striation 4 is flattened and lessened.

**(57) Abstract:**

COPYRIGHT: (C)1996,JPO

**PURPOSE:** To form an optically flat reflection end face by lessening the striation at the perpendicular end face of a waveguide.

**CONSTITUTION:** The thin-film optical waveguide is constituted by laminating a core layer 20 consisting of SiON by a plasma CVD method and a clad layer 22 consisting of SiON likewise by a plasma CVD method in this order via a buffer layer 21 consisting of thermally oxidized SiO<sub>2</sub> on a semiconductor Si substrate 1. Next, a mask layer 5 consisting of a photoresist is formed to desired patterns on this clad layer 22 and, thereafter, this photoresist is etched down to the buffer layer 21 by using this mask layer 5 as a mask, and a gaseous mixture composed of gaseous fluorocarbon (for example, CHF<sub>3</sub>) and oxygen as an etchant by a reactive etching (RIE) method which is one of anisotropic dry etching, by which the end faces 3 of the waveguides nearly perpendicular to the main surface of the substrate 1 are formed and exposed. Next, the entire part of the element inclusive of the end faces 3 of the waveguide is immersed into a buffered hydrofluoric acid soln. or dilute hydrofluoric acid soln. which is an isotropic



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-15536

(43)公開日 平成8年(1996)1月19日

(51)Int.Cl.<sup>6</sup>

G 02 B 6/10  
6/13  
6/122

識別記号

序内整理番号

F I

技術表示箇所

G 02 B 6/ 12

M

C

審査請求 未請求 請求項の数2 FD (全4頁)

(21)出願番号

特願平6-171788

(22)出願日

平成6年(1994)6月30日

(71)出願人 000006747

株式会社リコー

東京都大田区中馬込1丁目3番6号

(72)発明者 青木 真金

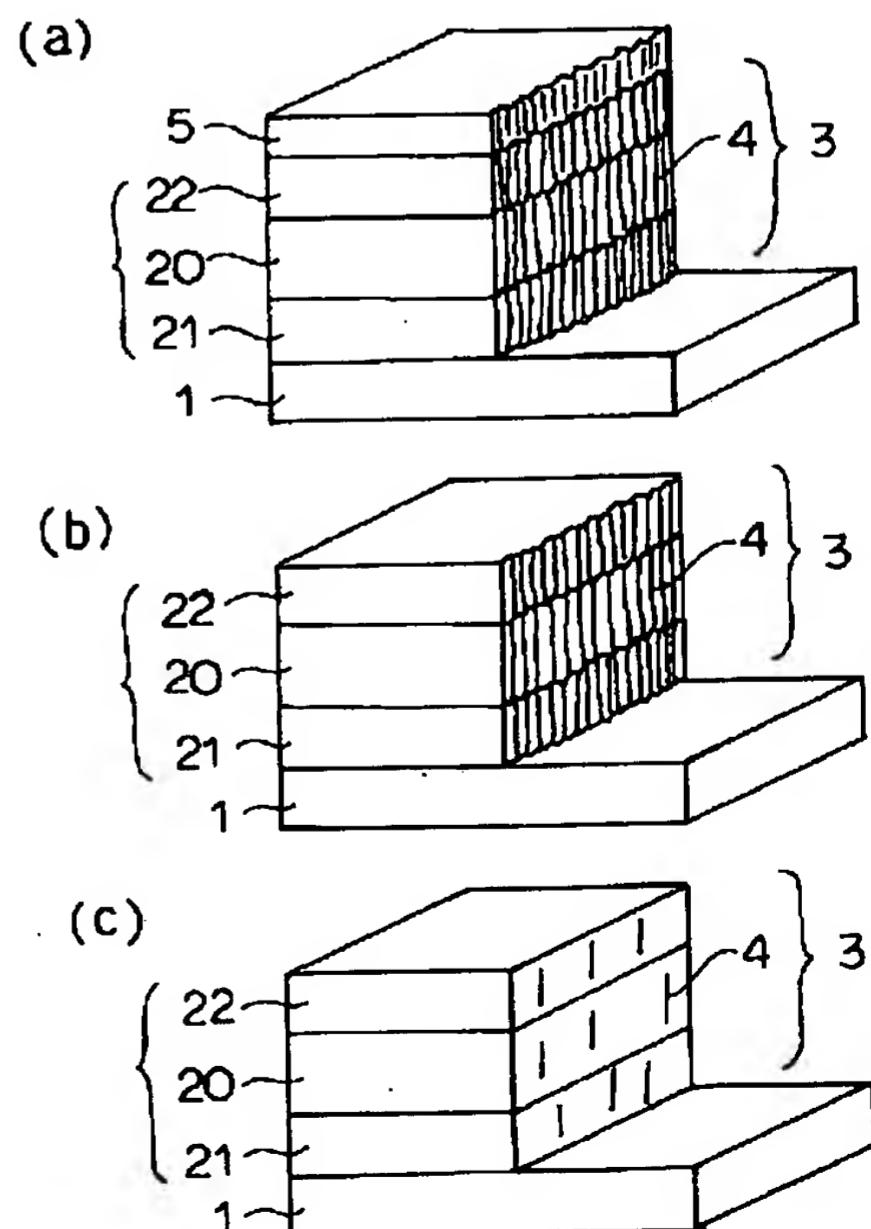
東京都大田区中馬込1丁目3番6号 株式会社リコー内

(54)【発明の名称】薄膜導波路素子の形成方法

(57)【要約】 (修正有)

【目的】導波路垂直端面のストリエーション(縦皺)を低減し、光学的に平坦な反射端面を形成する。

【構成】半導体Si基板1上に熱酸化SiO<sub>2</sub>からなるバッファ層21を介して、プラズマCVD法によりSiONからなるコア層20と、同じくプラズマCVD法によるSiONからなるクラッド層22が、この順に積層され薄膜光導波路2を構成する。次に、クラッド層22の上にフォトレジストからなるマスク層5を所望のパターンに形成した後、異方性ドライエッチングの一つである反応性イオンエッチング(RIE)法によりマスク層5をマスクとしてフロロカーボン系ガス(例えばCHF<sub>3</sub>)と酸素の混合ガスをエッチャントとして、バッファ層21までエッチングして、基板1の主面にほぼ垂直な導波路端面3を形成露出させる。次に、導波路端面3を含む素子全体を、等方性の化学エッチング溶液であるバッファードフッ酸溶液または希釀フッ酸溶液中に浸し、ストリエーション4の凹凸を平坦化・低減する。



## 【特許請求の範囲】

【請求項1】 基板上に形成された薄膜光導波路の端面を導波光の反射面として用いる光導波路素子において、前記端面は、異方性ドライエッティングにより導波路の一部を除去した後に露出する導波路層端面に、等方性の化学エッティング処理を施すことを特徴とする薄膜導波路素子の形成方法。

【請求項2】 基板上に形成された薄膜光導波路の端面を導波光の反射面として用いる光導波路素子において、前記端面は、異方性ドライエッティングにより導波路の一部を除去した後に露出する導波路層端面に、等方性の物理スパッタリング処理を施すことを特徴とする薄膜導波路素子の形成方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、薄膜導波路素子の形成方法に関し、より詳しくは、光集積回路におけるミラー端面の形成方法に関する。

## 【0002】

【従来の技術】 光集積回路において、薄膜導波路の一部端面を垂直に加工して、導波光の反射面として用いる場合がある。この場合、フォトリソグラフィー技術と異方性ドライエッティングの一つである反応性イオンエッティング(RIE)法を用いて、薄膜導波路の一部を、ほぼ垂直にエッティングすることにより露出する導波路垂直端面が用いられる。

【0003】 従来例の導波路垂直端面を図2に示す。図2において、基板1上の薄膜導波路2の一部が、前述したRIE法により基板面に対しほぼ垂直にエッティングされ、反射端面3が形成されている。

## 【0004】

【発明が解決しようとする課題】 しかしながら反射端面3には、RIE加工時のマスクとなるフォトレジスト端の凹凸が転写されることにより、ストリエーション(縦皺)が発生し、反射端面3を上から見ると凹凸状に波打っており、光学的に平坦な反射端面が得られない。このような反射端面のストリエーション4による凹凸は、その山部と谷部の差が数10nm、ストリエーションのピッチは1μm以下と、微細なものであるが、光学的には反射率の低下、散乱光の増大、また場合によっては導波

SiONクラッド層22 n=1.47, t=1.6μm

SiONコア層20 n=1.52, t=1.8μm

SiO<sub>2</sub>バッファ層21 n=1.46, t=1.5μm

【0011】 次に、クラッド層22の上にフォトレジストからなるマスク層5を所望のパターンに形成した後、異方性ドライエッティングの一つである反応性イオンエッティング(RIE)法によりマスク層5をマスクとしてフローカーボン系ガス(例えばCHF<sub>3</sub>)と酸素の混合ガスをエッチャントとして、バッファ層21までエッティングして、基板1の主面にほぼ垂直な導波路端面3を形成

\*モードが本来設定したモードから他のモードに変換し、反射光が設定された正規の位置に反射しなくなる等の問題が起こる。

【0005】 本発明は、この導波路垂直端面のストリエーション(縦皺)を低減し、光学的に平坦な反射端面を形成するための方法を提供することを目的とする。

## 【0006】

【課題を解決するための手段】 請求項1に記載の薄膜導波路素子の形成方法は、基板上に形成された薄膜光導波路の端面を導波光の反射面として用いる光導波路素子において、前記端面は、異方性ドライエッティングにより導波路の一部を除去した後に露出する導波路層端面に、等方性の化学エッティング処理を施すことを特徴とする。

【0007】 請求項2に記載の薄膜導波路素子の形成方法は、基板上に形成された薄膜光導波路の端面を導波光の反射面として用いる光導波路素子において、前記端面は、異方性ドライエッティングにより導波路の一部を除去した後に露出する導波路層端面に、等方性の物理スパッタリング処理を施すことを特徴とする。

## 【0008】

【作用】 請求項1, 2に記載の薄膜導波路素子の形成方法によれば、まず、反応性イオンエッティング(RIE)等の異方性ドライエッティングにより、前記の導波路垂直端面を露出させた後、等方性の化学エッティング処理(請求項1), 等方性の物理スパッタリング処理(請求項2)を施すことにより前記導波路垂直端面のストリエーションの山部と谷部の凹凸差を低減させる。

## 【0009】

【実施例】 次に、実施例を挙げて本発明をさらに詳細に説明する。

## 【第1実施例】 (請求項1)

図1(a)～(c)は本発明の第1の実施例の各工程における導波路垂直端面の状態を示す説明図である。

【0010】 [図1(a)] 半導体Si基板1上に熱酸化SiO<sub>2</sub>からなるバッファ層21を介して、プラズマCVD法によりSiONからなるコア層20と、同じくプラズマCVD法によるSiONからなるクラッド層22が、この順に積層され、薄膜光導波路2を構成している。各層の屈折率(n), 膜厚(t)は次のとおりである。

SiONクラッド層22 n=1.47, t=1.6μm

SiONコア層20 n=1.52, t=1.8μm

SiO<sub>2</sub>バッファ層21 n=1.46, t=1.5μm

露出させる。この時、導波路端面3には、マスク層であるフォトレジスト5の端面の凹凸に起因するストリエーション(縦皺)4が発生している。

【0012】 [図1(b)] 次に、マスク層5を剥離及び洗浄すると同時に、前記RIE加工時に導波路端面3に付着したC-F-Hからなるポリマーも剥離除去する。本工程で、導波路端面3に付着したポリマーを剥離

3

するのは、次の工程(図1(c))で導波路端面を等方性の化学エッティング処理する際に、ポリマーが端面のエッティングを阻害するのを防ぎ、端面3を均一にエッティングできるようにするためである。

【0013】[図1(c)] 次に、導波路端面3を含む素子全体を、等方性の化学エッティング溶液であるバッファードフッ酸溶液または希釈フッ酸溶液中に浸す。等方性化学エッティング溶液中では、導波路端面3のストリエーション4の突部は、凹部に比べてエッティングされ易いので、ストリエーション4の凹凸は平坦化・低減される。

【0014】また、導波路端面3は、コア層20の下部のバッファ層21の端面も露出しているので、上記等方性の化学エッティング溶液は、コア層20の上下のクラッド層22、バッファ層21の端面も均一にエッティングし、導波路端面3の上下でエッティングが不均一になるとなく、導波光の反射する端面3全面を等方的に均一にエッティングすることができる。

【0015】また、この工程でのエッティング量はストリエーション4の凹凸差である数10nm程度であるので、素子全体をエッティング溶液に浸すことによるクラッド層22上面の膜減りも、同じく数10nm程度であり、クラッド層22の当初の膜厚1.6μmに比べれば、この程度のクラッド層22の膜減りは問題とはならない。または当初のクラッド層の膜厚を、本工程での膜減り分だけ、あらかじめ厚く積層しておいても良い。

【0016】なお、図1(c)の工程では、等方性の化学エッティング処理として、前記のウェットエッティング溶液に代えて、フロロカーボン系ガスであるCF<sub>4</sub>と酸素を用いた等方性のドライエッティングを施しても、同様にストリエーション4の凹凸を平坦化・低減することができる。

【0017】[第2実施例] (請求項2)  
次に、第2実施例を同じく図1で説明する。この第2実施例では、図1(a), (b)までは第1実施例と同じであり、図1(c)において、導波路端面3を含む素子全体を、アルゴンガスに高周波電力を投入して励起したプラズマ雰囲気にさらし、プラズマ中のガスイオンで導波路端面3のストリエーション4の凸部を等方的に物理

4

スパッタリングする。これによりストリエーション4の凸部は物理的に削られ、凹凸を平坦化することができる。本実施例では、等方性の物理スパッタリング処理をストリエーション4の平坦化に用いているので、導波路2のクラッド層、コア層、バッファ層各層の間に化学的なエッチレート差がある場合でも、各層のスパッタレーントはほぼ等しくでき、各層のストリエーション4の凹凸を均一に平坦化することができる。これにより、クラッド層、コア層、バッファ層の各層間の境界に段差をつけることなく、光学的に鏡面とみなせる導波路端面3を形成することができる。

## 【0018】

【発明の効果】請求項1に記載の薄膜導波路素子の形成方法によれば、導波光の反射面として用いる導波路端面のストリエーションによる凹凸を等方性の化学エッティング処理により平坦化しているので、光学的に鏡面としてみなせる導波路端面を形成することができる。請求項2に記載の薄膜導波路素子の形成方法によれば、等方性の物理スパッタリング処理により、導波路端面のストリエーションによる凹凸を平坦化しているので、導波路を構成するクラッド層、コア層、バッファ層の各層間の化学的なエッチレート差の影響を受けることなく、各層間の境界に段差をつけることなく、平坦な導波路端面を形成することができる。

## 【図面の簡単な説明】

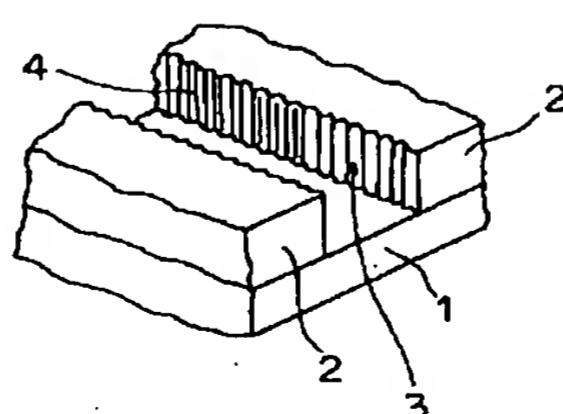
【図1】(a)～(c)は本発明の第1及び第2の実施例の各工程における導波路垂直端面の状態を示す説明図である。

【図2】従来例の導波路垂直端面を示す説明図である。

## 【符号の説明】

1	基板
2	薄膜導波路
3	反射端面
4	ストリエーション
5	マスク層
20	コア層
21	バッファ層
22	クラッド層

【図2】



【図1】

